

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 8 月 5 日 (05.08.2004)

PCT

(10) 国際公開番号
WO 2004/066021 A1

(51) 国際特許分類⁷: G02F 1/133, G09G 3/36, 3/20
 (21) 国際出願番号: PCT/JP2004/000482
 (22) 国際出願日: 2004 年 1 月 21 日 (21.01.2004)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (30) 優先権データ:
 特願2003-012569 2003 年 1 月 21 日 (21.01.2003) JP
 (71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP). 川

部 英雄 (KAWABE, Hideo) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP).

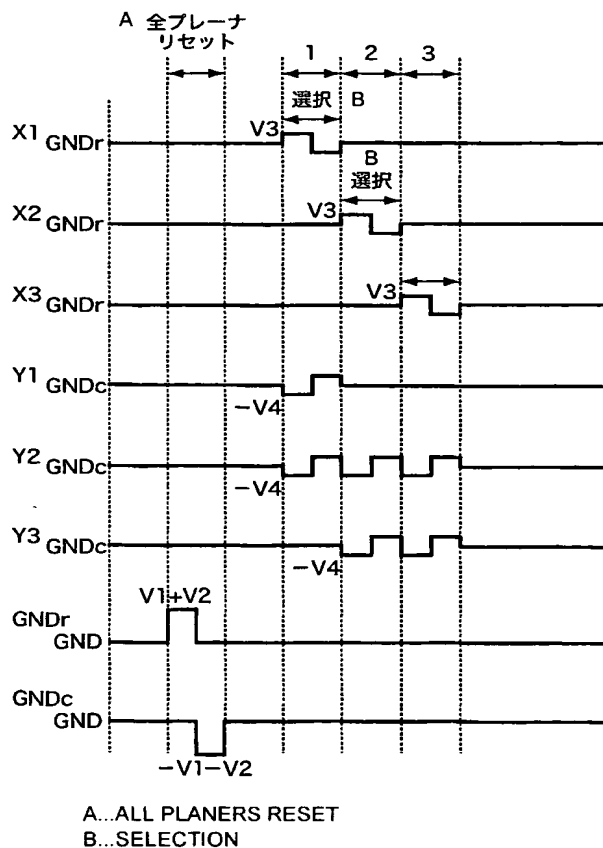
(72) 発明者; および
 (75) 発明者/出願人 (米国についてのみ): 小竹 良太 (ODAKE, Ryota) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP). 植田 充紀 (UEDA, Mitsunori) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 稲本 義雄 (INAMOTO, Yoshio); 〒1600023 東京都新宿区西新宿 7 丁目 1 1 番 1 8 号 7 1 1 ビルディング 4 階 Tokyo (JP).

[続葉有]

(54) Title: DISPLAY DEVICE, DISPLAY METHOD, LIQUID CRYSTAL DRIVE CIRCUIT, AND LIQUID CRYSTAL DRIVE METHOD

(54) 発明の名称: 表示装置および表示方法、液晶駆動回路および液晶駆動方法



(57) Abstract: A display device, a display method, a liquid crystal drive circuit, and a liquid crystal drive method capable of driving a cholesteric liquid crystal at a low voltage. The reference voltage GNDc supplied to a column driver and the reference voltage GNDr supplied to a row driver are GND (0V). The row electrodes (X1 to X3) are connected to the GNDr and the column electrodes (Y1 to Y3) are connected to the GNDc. A switch is controlled so that voltage (V1 + V2) is supplied to the GNDr at a predetermined time width. At the next timing, voltage (-V1-V2) is supplied to the GNDc at a predetermined time width. Thus, a pulse of both polarities of (V1 + V2) is applied between pixel electrodes of pixels (X1, Y1) to (X3, Y3), so that the cholesteric liquid crystal layer becomes a planer state and the entire surface is reset to the planer state. The present invention can be applied to a liquid crystal display device and a drive circuit of the liquid crystal display device.

(57) 要約: 本発明は、コレステリック液晶を低電圧で駆動することができるようにする表示装置および表示方法、液晶駆動回路および液晶駆動方法に関する。コラムドライバに供給されている基準電圧 GNDc およびロウドライバに供給されている基準電圧 GNDr は、GND (0V) であり、ロウ電極 X1 乃至 X3 には GNDr が、コラム電極 Y1 乃至 Y3 には GNDc が接続される。そして、スイッチが制御されて、所定の時間幅で GNDr に電圧 (V1 + V2) が供給される。次のタイミングで、所定の時間幅で GNDc に電圧 (-V1-V2) が供給される。これにより、画素 (X1, Y1) 乃至 (X3, Y3) の画素電極間には (V1 + V2) の両極性パルスが印加されて、コレステリック液晶層はプレーナ状態

となり、全面がプレーナ状態にリセットされる。本発明は、液晶表示装置や、液晶表示装置の駆動回路に適用できる。

BEST AVAILABLE COPY

WO 2004/066021 A1



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書・説明書

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

表示装置および表示方法、液晶駆動回路および液晶駆動方法

技術分野

- 5 本発明は、表示装置および表示方法、液晶駆動回路および液晶駆動方法に関し、特に、コレステリック液晶を用いて情報を表示する場合に用いて好適な、表示装置および表示方法、液晶駆動回路および液晶駆動方法、プログラム、並びに記録媒体に関する。

10 背景技術

液晶表示装置には、例えば、単純マトリクス方式のTN (Twisted Nematic) 液晶やSTN (Super Twisted Nematic) 液晶、アクティブマトリクス方式を利用したTFT (Thin Film Transistor) 液晶やMIM (Metal In Metal) 液晶などが利用されている。

- 15 単純マトリクス方式は、格子状にX電極、Y電極を配置し、これらの電極をタイミングよくON/OFFすることで交点部の液晶を駆動するものである。単純マトリクス方式を用いた液晶表示装置は、電極が少なく、製造が容易なので、アクティブマトリクス方式を利用した製品に比べて価格が安い。単純マトリクス方式は、画素を構成する液晶セルの電極が独立していないため、電圧が干渉して周
- 20 のセルに影響を及ぼしてしまい、画素の1つ1つをクリアに表示しにくい。一方、アクティブマトリクス方式は、単純マトリクス方式に対し、画素ごとにオン、オフを切り替えて（画素の1つ1つに対応するアクティブ素子を追加して、液晶を駆動することにより）表示するものである。アクティブマトリクス方式は、単純マトリクス方式に比べて反応速度が速く、残像が少なく、また視野角も広いなど
- 25 性能の点では優れているが、製造コストが高い。

これらの液晶を利用した表示装置において、情報の表示を保持するためには、液晶に電圧を印加し続ける必要がある。液晶に一定期間電圧が印加された場合、

「焼き付き」と称される残像現象が発生する。焼き付きを防ぐためには、例えば、所定周期で画素電極に印加される電圧を反転させるフレーム反転技術などが用いられる。フレーム反転などの極性反転技術が採用された場合、信号線に印加される電圧の振幅は、方極性で駆動される場合と比較して、2倍必要となる。そこで、

5 信号線に印加される電圧振幅を半減させるために、コモン反転技術などが用いられている。

以上説明した液晶表示装置に対して、コレステリック液晶を用いた液晶表示装置では、印加電圧によって状態が遷移し（プレーナ状態とフォーカルコニック状態）、これを利用して、情報を表示する。更に、一度表示された情報を、電源の

10 供給なしに保持することが可能である（例えば、日刊工業新聞社発行、「液晶デバイスハンドブック」、1989年9月29日発行、第352頁乃至第355頁参照）。

コレステリック液晶は、プレーナ状態では、液晶螺旋層の間隔に対応した波長の光を選択的に反射し、フォーカルコニック状態では、ほぼ透明となる。

15 図1および図2を用いて、コレステリック液晶パネル1の構成について説明する。図1は、コレステリック液晶パネル1の断面図であり、図2は、コレステリック液晶パネル1の2つの電極の構成について説明するための図である。

ガラス基板11-1には、透明コラム電極（ITO: Indium Tin Oxide）12が、ストライプ状に蒸着（または、スパッタリング）され、ガラス基板11-2には、透明ロウ電極（ITO: Indium Tin Oxide）15が、ストライプ状に蒸着（または、スパッタリング）されている。ガラス基板11-1およびガラス基板11-2の透明コラム電極12および透明ロウ電極15が蒸着（または、スパッタリング）された側の面には、それぞれ、膜厚数 μm 程度のポリイミド層13-1および13-2が形成される。

25 このように電極が設けられたガラス基板11-1およびガラス基板11-2は、透明コラム電極12と透明ロウ電極15のそれぞれのストライプがクロスし、ポリイミド層13-1およびポリイミド層13-2を介して対面するように、ギャ

ップ材などにより、ギャップ厚数 μm （例えば、 $5\mu\text{m}$ 程度）で張り合わされる。そして、ガラス基板 11-1 およびガラス基板 11-2 のギャップ間に、例えば、真空注入法などで、コレステリック液晶が注入されて、コレステリック液晶膜 14 が形成される。

- 5 コレステリック液晶パネル 1 は、例えば、一般的に用いられる TN (Twisted Nematic) 液晶などのように、ポリイミド層を配向させたり、偏光板をガラス基板の上に設けたりする必要がない。

コレステリック液晶は、分子構造として、特殊なヘリカル構造（らせん構造）を持っており、印加された両極性パルス電圧の値によって、ヘリカル構造が変化
10 するために、状態が変化する。図 3 に示されるように、コレステリック液晶は、印加される両極性パルス電圧の値によって、フォーカルコニック状態およびプレーナ状態の、安定した 2 つの状態をとることができる。プレーナ状態は、光の特定波長帯域を干渉散乱する状態であり、フォーカルコニック状態は、光を広帯域にわたって透過する状態である。

- 15 したがって、コレステリック液晶パネル 1 においては、プレーナ状態において反射される波長帯域に基づいて決定される第 1 の色と、フォーカルコニック状態において透明である場合に液晶を透過して見える第 2 の色によって、情報を表示することができる。すなわち、コレステリック液晶パネル 1 においては、例えば、コレステリック液晶が、プレーナ状態において特定波長帯域の光を乱反射するよ
20 うにし、コレステリック液晶層 14 の下を黒色にして、フォーカルコニック状態において、その黒色が透過して見えるようにすることにより、特定波長色と黒のモノトーン表示を行うことが可能となる。

図 3 に示されるように、コレステリック液晶の状態をプレーナ状態に変化させるために必要な両極性パルス電圧の電圧値 V_{ps} は、フォーカルコニック状態に
25 変化させるために必要な両極性パルス電圧の電圧値 V_{fs} の、ほぼ 2 倍の電圧値である。

コレステリック液晶は、所定の画素電極に、両極性パルス電圧が印加されて、フォーカルコニック状態、または、プレーナ状態になると、その後、電圧の印加を受けなければ、その状態を保持することができる。そして、コレステリック液晶は、再び、両極性パルス電圧が印加された場合、その電圧値によって、必要に
5 応じて、状態を再度変化させることができる。すなわち、コレステリック液晶を用いたコレステリック液晶パネル1は、両極性パルス電圧の印加によって表示された情報を、その後の電源の供給を受けることなく保持することが可能である。

図4は、コレステリック液晶パネル1の所定の画素の表示を変更させる場合に画素電極に印加される駆動電圧波形の例である。フォーカルコニック状態において、所定の画素電極に、電圧 V_{ps} の両極性パルスが印加された場合、プレーナ
10 状態となるので、表示色は第1の色となり、プレーナ状態において、所定の画素電極に、電圧 V_{fs} の両極性パルスが印加された場合、フォーカルコニック状態となるので、表示色は、第1の色から第2の色に変更される。

コレステリック液晶パネル1においては、例えば、パネルの全面に電圧値 V_{ps}
15 s の両極性パルスを印加することにより、表示面全体をプレーナ状態として、表示されている情報を一旦リセットした後、必要な位置の画素電極に電圧値 V_{fs} の両極性パルスを印加して、フォーカルコニック状態に状態を変化させることにより、所定の情報を表示し、その後、電圧をかけないことにより、表示された情報を保持することができる。

図5は、コレステリック液晶パネル1を駆動するための、従来の液晶駆動回路
20 21の構成例を示すブロック図である。ここでは、コレステリック液晶パネル1は、 $n \times m$ 画素の情報を表示するものとして説明する。

コラムドライバ31は、クロック（CLK）信号およびコレステリック液晶パネル1に表示させる情報を示すデータ（DATA）信号の供給を受けるとともに、
25 駆動電圧 $\pm V_2$ およびGND（0V）と接続され、コレステリック液晶パネル1の透明コラム電極12のコラム（信号）電極Y1乃至Ynに、図7を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

ロウドライバ32は、クロック（CLK）信号の供給を受けるとともに、駆動電圧 $\pm V_1$ およびコラムドライバ31に供給されているGNDと共通のGNDと接続され、コレステリック液晶パネル1の透明ロウ電極15のロウ（走査）電極X1乃至Xmに、図7を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

ここで、駆動電圧 V_1 と駆動電圧 V_2 とは、 $V_1 + V_2 > V_{ps}$ を満たす電圧値である。

次に、 3×3 の9画素を2色で表示（特定波長色と黒の2色であり、例えば、特定波長色が白である場合、白と黒との2色で表示）する場合の具体例について説明する。

例えば、図6に示されるように、 3×3 の9画素のうち、 (X_1, Y_1) (X_1, Y_2) (X_2, Y_2) (X_2, Y_3) (X_3, Y_2) (X_3, Y_3) の6画素を黒に、他の3画素を特定波長色に表示する場合について説明する。特定波長色の表示は、プレーナ状態のコレステリック液晶により、特定波長色の光が干渉散乱されている状態であり、黒の表示は、フォーカルコニック状態の透明なコレステリック液晶を透過して、黒色が表示されている状態である。

図7および図8は、コラムドライバ31およびロウドライバ32の動作を説明するためのタイミングチャートである。図7は、コレステリック液晶1に、図6に示されるような 3×3 の9画素の情報を表示させるために、コラムドライバ31がコラム電極X1乃至X3に印加する両極性パルスの電圧とタイミング、および、ロウドライバ32がロウ電極Y1乃至Y3に印加する両極性パルスの電圧とタイミングを説明するためのタイミングチャートであり、図8は、図7を用いて説明した印加電圧によって、 3×3 の9画素 (X_1, Y_1) 乃至 (X_3, Y_3) の画素電極間（透明コラム電極12と、透明ロウ電極15との交点となる電極間）に印加される両極性パルスを説明するためのタイミングチャートである。

まず、現在保持されている情報をリセットするため、図7に示されるように、コラム電極Y1乃至Y3には、電圧 V_1 の両極性パルスが印加され、ロウ電極X

1乃至X3には、電圧 $-V_2$ の両極性パルスが印加される。したがって、図8に示されるように、画素(X1, Y1)乃至(X3, Y3)に対応するそれぞれの画素電極間には、 $V_1 + V_2$ の両極性パルスが印加される。ここで、 $V_1 + V_2 > V_{ps}$ であるので、透明コラム電極12と透明ロウ電極15の2つの電極間のコレステリック液晶層14は、プレーナ状態となり、特定波長光を干渉散乱する。すなわち、画素(X1, Y1)乃至(X3, Y3)は、全て特定波長色の表示となる(以下、全プレーナリセットと称する)。

その後、図7に示されるように、ロウドライバ32は、ロウ電極X1から、順次、ロウ電極X2、ロウ電極X3と、電圧 V_3 の両極性パルスを走査印加することで、いずれかのロウ電極を選択する。そして、コラムドライバ31は、ロウ電極の選択タイミングに対応して、コラム電極Y1乃至コラム電極Y3に、選択的に逆特性の両極性パルス $-V_4$ を印加する。ここで、 $V_3 + V_4 > V_{fs}$ であり、 $V_1 > V_3$ かつ $V_2 > V_4$ であるものとする。

ロウ電極およびコラム電極に同一タイミングで両極性パルスが印加された画素電極に対応する(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) (X3, Y3)の6画素には、図8に示されるように、 $V_3 + V_4 > V_{fs}$ の両極性パルス電圧が印加されるので、対応する画素位置の透明コラム電極12と透明ロウ電極15の2つの電極間のコレステリック液晶層14は、フォーカルコニック状態となり、透明となる。すなわち、(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) (X3, Y3)の6画素は、黒で表示される。

また、 $V_3 + V_4 > V_{fs}$ であり、電圧値 V_{ps} は、電圧値 V_{fs} の、ほぼ2倍の電圧値であるので、 $V_1 + V_2 > V_3 + V_4$ が成立する。

このようにして、コレステリック液晶パネル1の表示を、一旦、全プレーナリセットした後、任意の画素を特定波長色から黒に反転して、情報を表示することが可能となる。

図 5 を用いて説明した液晶駆動回路 2 1 のコラムドライバ 3 1 およびロウドライバ 3 2 がコレステリック液晶パネル 1 を駆動するために必要な駆動電圧は、 $V_1 = V_2$ とした場合に最も低くなり、 $(V_1 + V_2) / 2$ となる。したがって、コラムドライバ 3 1 およびロウドライバ 3 2 の耐圧は、 $(V_1 + V_2) / 2$ 以上でなければならない。

プレーナ状態に状態を変更するための両極性パルス電圧 V_{ps} およびフォーカルコンニク状態に状態を変更するための両極性パルス電圧 V_{fs} は、電極間のギャップ厚によって異なるが、例えば、ギャップ厚が $5 \mu m$ である場合、 $V_{ps} = 40 V$ 、 $V_{fs} = 20 V$ 程度が必要である。したがって、コラムドライバ 3 1 およびロウドライバ 3 2 は、 $V_1 + V_2 > V_{ps}$ を満たすためには、それぞれ、 $20 V$ 程度の耐圧が必要となってしまう。

このように、通常の TN 液晶が数 V で駆動できるのに対して、コレステリック液晶を駆動するためのドライバは、耐圧を非常に高くする必要があるため、駆動回路およびバッテリーの小型化および低コスト化が非常に困難であった。

15

発明の開示

本発明はこのような状況に鑑みてなされたものであり、コレステリック液晶を駆動するための低電圧駆動回路を実現できるようにするものである。

本発明の表示装置は、第 1 の電極および第 2 の電極に電圧を印加することにより、コレステリック液晶の状態を変化させて情報を表示する表示手段と、第 1 の電極に電圧を印加する第 1 の駆動手段と、第 2 の電極に電圧を印加する第 2 の駆動手段と、第 1 の駆動手段および第 2 の駆動手段の動作、並びに、第 1 の駆動手段に供給される第 1 の基準電圧の電圧値および第 2 の駆動手段に供給される第 2 の基準電圧の電圧値を制御する制御手段とを備え、制御手段は、コレステリック液晶をプレーナ状態とする場合、第 1 の駆動手段が第 1 の基準電圧を第 1 の電極に印加し、第 2 の駆動手段が第 2 の基準電圧を第 2 の電極に印加するように第 1 の駆動手段および第 2 の駆動手段の動作を制御するとともに、コレステリック液

晶がプレーナ状態を得ることができるように、第1の基準電圧および第2の基準電圧の電圧値を制御することを特徴とする。

第1の駆動手段には、第1の基準電圧とは異なる電圧値の第1の駆動電圧の供給を受けさせるようにすることができる。第2の駆動手段には、第1の基準電圧とは異なる電圧値の第2の駆動電圧の供給を受けさせるようにすることができ、
5 制御手段には、コレステリック液晶をフォーカルコニック状態とする場合、第1の駆動手段が第1の駆動電圧を第1の電極に印加し、第2の駆動手段が第2の駆動電圧を第2の電極に印加するように第1の駆動手段および第2の駆動手段の動作を制御させるようにすることができる。

- 10 第1の駆動手段に供給される第1の基準電圧の電圧値を、第1の電圧値と0Vとで選択的に切り替える第1の切り替え手段と、第2の駆動手段に供給される第2の基準電圧の電圧値を、第2の電圧値と0Vとで選択的に切り替える第2の切り替え手段とを更に備えさせるようにすることができ、制御手段には、コレステリック液晶をプレーナ状態とする場合、第1の駆動手段が第1の基準電圧を第1
15 の電極に印加し、第2の駆動手段が第2の基準電圧を第2の電極に印加するように第1の駆動手段および第2の駆動手段の動作を制御させるとともに、第1の駆動手段に供給される第1の基準電圧の電圧値が第1の電圧値となり、かつ、第2の駆動手段に供給される第2の基準電圧の電圧値が第2の電圧値となるように、第1の切り替え手段および第2の切り替え手段を更に制御させるようにすること
20 ができる。

表示手段には、プレーナ状態において異なる波長帯域の光を反射する複数のコレステリック液晶を備えさせるようにすることができる。

- 本発明の表示方法は、第1の電極に第1の基準電圧を印加する第1の基準電圧印加ステップと、第2の電極に第2の基準電圧を印加する第2の基準電圧印加ス
25 テップと第1の基準電圧の電圧値を制御する第1の基準電圧制御ステップと、第2の基準電圧の電圧値を制御する第2の基準電圧制御ステップと、第1の電極および第2の電極に、第1の基準電圧および第2の基準電圧とは異なる第1の駆動

電圧および第２の駆動電圧を印加することにより、表示部への情報の表示を制御する表示制御ステップとを含むことを特徴とする。

本発明の表示装置および表示方法においては、第１の電極に第１の基準電圧が印加され、第２の電極に第２の基準電圧が印加され、第１の基準電圧の電圧値が
5 制御され、第２の基準電圧の電圧値が制御されて、コレステリック液晶がプレーナ状態に変更される。

本発明の液晶駆動回路は、液晶表示素子の第１の電極に電圧を印加する第１の駆動手段と、液晶表示素子の第２の電極に電圧を印加する第２の駆動手段と、第
10 １の駆動手段および第２の駆動手段の動作、並びに、第１の駆動手段に供給される第１の基準電圧の電圧値および第２の駆動手段に供給される第２の基準電圧の電圧値を制御する制御手段とを備え、制御手段は、コレステリック液晶をプレーナ状態とする場合、第１の駆動手段が第１の基準電圧を第１の電極に印加し、第
2の駆動手段が第２の基準電圧を第２の電極に印加するように第１の駆動手段および第２の駆動手段の動作を制御するとともに、コレステリック液晶がプレーナ
15 状態を得ることができるように、第１の基準電圧および第２の基準電圧の電圧値を制御することを特徴とする。

本発明の液晶駆動方法は、第１の電極に第１の基準電圧を印加する第１の基準電圧印加ステップと、第２の電極に第２の基準電圧を印加する第２の基準電圧印
20 加ステップと、第１の基準電圧の電圧値を制御する第１の基準電圧制御ステップと、第２の基準電圧の電圧値を制御する第２の基準電圧制御ステップと、第１の電極および第２の電極への、第１の基準電圧および第２の基準電圧とは異なる第
１の駆動電圧および第２の駆動電圧の印加を制御する駆動電圧印加制御ステップ
とを含むことを特徴とする。

本発明の液晶駆動回路および液晶駆動方法においては、第１の電極に第１の基
25 準電圧が印加され、第２の電極に第２の基準電圧が印加され、第１の基準電圧の電圧値が制御され、第２の基準電圧の電圧値が制御されて、コレステリック液晶がプレーナ状態に変更される。

図面の簡単な説明

図 1 は、コレステリック液晶パネルについて説明するための図である。

図 2 は、コレステリック液晶パネルについて説明するための図である。

- 5 図 3 は、コレステリック液晶の状態と印加される両極性パルス電圧について説明する図である。

図 4 は、コレステリック液晶に対する駆動波形を示す図である。

図 5 は、従来の液晶駆動回路を示すブロック図である。

図 6 は、表示されるデータの例を示す図である。

- 10 図 7 は、図 5 の液晶駆動回路において、ロウ電極およびコラム電極に印加される電圧を示すタイミングチャートである。

図 8 は、図 5 の液晶駆動回路において、コレステリック液晶パネルの各画素の電極間に印加される両極性パルス電圧を示すタイミングチャートである。

図 9 は、本発明を適用した液晶駆動回路を示すブロック図である。

- 15 図 10 は、図 9 の液晶駆動回路において、ロウ電極およびコラム電極に印加される電圧と、GND レベルを示すタイミングチャートである。

図 11 は、図 9 の液晶駆動回路において、コレステリック液晶パネルの各画素の電極間に印加される両極性パルス電圧を示すタイミングチャートである。

図 12 は、図 9 の液晶駆動回路の処理を説明するためのフローチャートである。

20

発明を実施するための最良の形態

以下、図を参照して、本発明の実施の形態について説明する。

- 図 9 は、コレステリック液晶パネル 1 を駆動するための、本発明を適用した液晶駆動回路 41 の構成を示すブロック図である。コレステリック液晶パネル 1 と、
25 液晶駆動回路 41 と、図示しない電源供給部（例えば、バッテリーなど）によって、液晶表示装置が構成される。

コレステリック液晶パネル 1 は、図 1 乃至図 4 を用いて説明した、従来のコレステリック液晶パネルと同様のものである。

すなわち、コレステリック液晶パネル 1 においては、画素電極間の電位差が、 V_{ps} 以上となるような両極性パルスが印加された場合、その画素位置に対応する部分のコレステリック液晶がプレーナ状態となることにより、対応する画素が、プレーナ状態において反射される波長帯域に基づいて決定される第 1 の色で表示される。また、コレステリック液晶パネル 1 においては、画素電極間の電位差が、 V_{fs} 以上となるような両極性パルスが印加された場合、その画素位置に対応する部分のコレステリック液晶がフォーカルコニック状態となることにより、対応する画素が、液晶を透過して見える第 2 の色で表示される。

ここでは、コレステリック液晶パネル 1 において、例えば、コレステリック液晶が、プレーナ状態において特定波長色の光を乱反射するようにし、コレステリック液晶層 14 の下を黒色にして、透明状態において、その黒色が透過して見えるようにすることにより、特定波長色と黒のモノトーン表示を行うものとして説明するが、プレーナ状態において反射される波長帯域に基づいて決定される第 1 の色、すなわち、特定波長色は、例えば、緑、青、赤など、どのような色であってもかまわないし、液晶を透過して見える第 2 の色も、いずれの色であってもかまわない。

更に、プレーナ状態において、それぞれ異なる波長帯域を反射する複数のコレステリック液晶層 14 を設けることなどにより、コレステリック液晶パネル 1 を用いて、多色の表示を可能とすることができるようにしても良いことは言うまでもない。

また、図 3 に示されるように、コレステリック液晶の状態をプレーナ状態に変化させるために必要な両極性パルス電圧の電圧値 V_{ps} は、フォーカルコニック状態に変化させるために必要な両極性パルス電圧の電圧値 V_{fs} の、ほぼ 2 倍の電圧値である。

コレステリック液晶パネル 1 は、例えば、パネルの全面に電圧値 V_{ps} の両極性パルスを印加することにより、表示面全体をプレーナ状態として、表示されている情報をリセット（全プレーナリセット）した後、必要な位置の画素電極に電圧値 V_{fs} の両極性パルスを印加して、フォーカルコニック状態に状態を変化させることにより、所定の情報を表示し、その後、電圧をかけないことにより、表示された情報を保持する。

コントローラ 51 は、コラムドライバ 52 およびロウドライバ 53 を制御するとともに、コラムドライバ 52 にクロック（CLK）信号およびコレステリック液晶パネル 1 に表示させる情報を示すデータ（DATA）を供給し、ロウドライバ 53 にクロック（CLK）信号を供給する。また、コントローラ 51 は、スイッチ 54 およびスイッチ 55 の切り替えを制御して、コラムドライバ 52 に供給される基準電圧である GND_c およびロウドライバ 53 に接続される基準電圧である GND_r の電圧値を、所定のタイミングで切り替える。

コラムドライバ 52 は、コントローラ 51 より、クロック（CLK）信号およびコレステリック液晶パネル 1 に情報を表示させるためのデータ（DATA）信号の供給を受けるとともに、駆動電圧 $\pm V_4$ および基準電圧 GND_c と接続され、コントローラ 51 の制御にしたがって、コレステリック液晶パネル 1 の透明コラム電極 12 のコラム（信号）電極 Y_1 乃至 Y_n に、図 10 を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

ロウドライバ 53 は、コントローラ 51 より、クロック（CLK）信号の供給を受けるとともに、駆動電圧 $\pm V_3$ および基準電圧 GND_r と接続され、コントローラ 51 の制御にしたがって、コレステリック液晶パネル 1 の透明ロウ電極 15 のロウ（走査）電極 X_1 乃至 X_m に、図 10 を用いて後述する所定のタイミングで、所定の電圧を印加するドライバである。

ここで、スイッチ 54 およびスイッチ 55 の切り替えにより、基準電圧 GND_c に接続される電圧（ $-V_1 - V_2$ ）または基準電圧 GND_r に接続される電圧（ $V_1 + V_2$ ）は、 $V_1 + V_2 > V_{ps}$ を満たす電圧値である。また、コラムド

ライバ52に供給される電圧 V_4 およびロウドライバ53に供給される電圧 V_3 は、 $V_3 + V_4 > V_{fs}$ を満たし、 $V_{fs} > V_3$ かつ $V_{fs} > V_4$ を満たす電圧値である。

スイッチ54およびスイッチ55は、例えば、FET (Field Effect Transistor: 電界効果トランジスタ) などのスイッチング素子で構成されている。スイッチ54は、コントローラ51の制御に基づいて、コラムドライバ52に接続される基準電圧 GND_c の電圧値を、 $(-V_1 - V_2)$ と $GND (0V)$ とで切り替える。スイッチ55は、コントローラ51の制御に基づいて、ロウドライバ53に供給される基準電圧 GND_r の電圧値を、 $(V_1 + V_2)$ と $GND (0V)$ とで切り替える。

なお、スイッチ54およびスイッチ55には、コントローラ51の制御に基づいて、コラムドライバ52に接続される GND_c の電圧値、または、ロウドライバ53に供給される GND_r の電圧値を切り替えることができるのであれば、FET以外のものを用いるようにしても良いことはもちろんである。

また、コントローラ51には、必要に応じて、ドライブ56が接続される。ドライブ56には、磁気ディスク61、光ディスク62、光磁気ディスク63、または、半導体メモリ64が装着され、情報を授受できるようになされている。

図10および図11は、コレステリック液晶1に、現在表示されている情報を全プレーナリセットさせた後、図6に示されるような、 (X_1, Y_1) (X_1, Y_2) (X_2, Y_2) (X_2, Y_3) (X_3, Y_2) (X_3, Y_3) の6画素が黒であり、他の画素が特定波長色である、 3×3 の9画素を表示させる場合の、コラムドライバ52およびロウドライバ53の動作を説明するためのタイミングチャートである。

図10は、コレステリック液晶1に、現在表示されている情報を全プレーナリセットさせた後、図6に示されるような 3×3 の9画素の情報を表示させるために、コラムドライバ52がコラム電極 X_1 乃至 X_3 に印加する両極性パルスの電圧とタイミング、および、ロウドライバ53がロウ電極 Y_1 乃至 Y_3 に印加する

両極性パルスの電圧とタイミングに加えて、スイッチ 5 4 およびスイッチ 5 5 の切り替えにより基準電圧 GND_c および基準電圧 GND_r に与えられる電圧とそのタイミングについて説明するためのタイミングチャートであり、図 1 1 は、図 1 0 を用いて説明した印加電圧によって、 3×3 の 9 画素 (X_1 , Y_1) 乃至 (X_3 , Y_3) の、それぞれに印加される両極性パルスの説明するためのタイミングチャートである。

まず、コントローラ 5 1 により、スイッチ 5 4 およびスイッチ 5 5 が制御され、コラムドライバ 5 2 に供給されている GND_c 、および、ロウドライバ 5 3 に供給されている GND_r は、 GND ($0V$) となっている。

10 現在保持されている情報をリセットするためには、画素 (X_1 , Y_1) 乃至 (X_3 , Y_3) のそれぞれに、 V_{ps} 以上の電圧の両極性パルスが印加されなければならない。ロウドライバ 5 3 は、コントローラ 5 1 の制御に基づいて、ロウ電極 X_1 乃至 X_3 に、 GND_r を印加し、コラムドライバ 5 2 は、コラム電極 Y_1 乃至 Y_3 に、 GND_c を印加する。そして、コントローラ 5 1 は、図 1 0 に示
15 されるように、全プレーナリセットのため、スイッチ 5 5 を制御して、所定の時間幅（両極性パルスの印加時間によって決まる時間幅）で、 GND_r に電圧 ($V_1 + V_2$) を供給し、その次のタイミングで、スイッチ 5 4 を制御して、所定の時間幅で、 GND_c に電圧 ($-V_1 - V_2$) を供給する。

したがって、ロウドライバ 5 3 のロウ電極 X_1 乃至 X_3 への出力電圧は、図 1
20 1 に示されるように、($V_1 + V_2$) のパルス電圧となる。また、コラムドライバ 5 2 のコラム電極 Y_1 乃至 Y_3 への出力電圧は、図 1 1 に示されるように、($-V_1 - V_2$) のパルス電圧となり、その印加タイミングは、ロウ電極 X_1 乃至 X_3 に GND_r が印加された次のタイミングとなる。

これにより、図 1 1 に示されるように、画素 (X_1 , Y_1) 乃至 (X_3 , Y
25 3) のそれぞれに対応する画素電極間には、 $V_1 + V_2$ の両極性パルスが印加される。ここで、 $V_1 + V_2 > V_{ps}$ であるので、対応する画素位置の透明コラム電極 1 2 と透明ロウ電極 1 5 の 2 つの電極間のコレステリック液晶層 1 4 は、プ

レーナ状態となり、特定波長光を干渉散乱する。すなわち、画素 (X 1, Y 1) 乃至 (X 3, Y 3) の表示は、全て特定波長色となり、全プレーナリセット状態となる。

その後、ロウドライバ 5 3 は、コントローラ 5 1 の制御に基づいて、図 1 0 に示されるように、ロウ電極 X 1 から、ロウ電極 X 2、ロウ電極 X 3 と、順次、電圧 V 3 の両極性パルス走査印加することで、いずれかのロウ電極を選択する。そして、コラムドライバ 5 2 は、コントローラ 5 1 の制御に基づいて、図 1 0 に示されるように、ロウ電極の選択タイミングに対応して、コラム電極 Y 1 乃至コラム電極 Y 3 に、選択的に、逆特性の両極性パルス $-V 4$ を印加する。具体的には、コラムドライバ 5 2 は、ロウ電極 X 1 が選択されているとき、コラム電極 Y 1 およびコラム電極 Y 2 に逆特性の両極性パルス $-V 4$ を印加し、ロウ電極 X 2 が選択されているとき、コラム電極 Y 2 およびコラム電極 Y 3 に逆特性の両極性パルス $-V 4$ を印加し、ロウ電極 X 3 が選択されているとき、コラム電極 Y 2 およびコラム電極 Y 3 に逆特性の両極性パルス $-V 4$ を印加する。

ロウ電極およびコラム電極に同一タイミングで両極性パルスが印加された画素電極間には、図 1 1 に示されるように、 $V 3 + V 4 > V f s$ の両極性パルス電圧が印加されるので、対応する画素位置の透明コラム電極 1 2 と透明ロウ電極 1 5 の 2 つの電極間のコレステリック液晶層 1 4 は、フォーカルコニック状態となり、透明となる。すなわち、選択された、(X 1, Y 1) (X 1, Y 2) (X 2, Y 2) (X 2, Y 3) (X 3, Y 2) および (X 3, Y 3) の 6 画素は、黒で表示され、他の画素の表示は、特定波長色のままとなる。

本発明を適用した液晶駆動回路 4 1 においては、例えば、 $V 3 = V 4$ である場合、コラムドライバ 5 2 およびロウドライバ 5 3 の駆動電圧は、 $(V 3 + V 4) / 2$ となる。 $V 3 + V 4 > V f s$ であり、電圧値 $V p s$ は、電圧値 $V f s$ の、ほぼ 2 倍の電圧値であるので、 $(V 3 + V 4) \div 1 / 2 (V 1 + V 2)$ が成立する。したがって、本発明を適用した液晶駆動回路 4 1 においては、従来における場合

と比較して、コラムドライバ52およびロウドライバ53の駆動電圧を、ほぼ半分に抑えることが可能となる。

- このようにして、本発明を適用した液晶駆動回路41を備える液晶表示装置においては、ドライバの耐圧を低く抑えつつ、表示をリセットして、任意の画素を
- 5 特定波長色から黒に反転することが可能となる。

また、コレステリック液晶表示パネル1を駆動する液晶駆動回路のドライバ（ここでは、コラムドライバ52およびロウドライバ53）の駆動電圧および耐圧が低くなることにより、ドライバに、パッケージの小さな素子を選択することが可能となるので、液晶表示装置の小型化が可能となる。

- 10 更に、コレステリック液晶表示パネル1を駆動する液晶駆動回路のドライバ（ここでは、コラムドライバ52およびロウドライバ53）の駆動電圧が低くなることにより、ドライバに電源を供給するためのバッテリーに、電気二重層キャパシタを直列接続したものなどを利用することが可能となる（例えば、容量2.5Vの電気二重層キャパシタを複数直列接続したものを利用して、更に、電圧を
- 15 ステップアップすることにより、必要な電圧値の供給が十分可能である）ので、更に、液晶表示装置の小型化が可能となる。

- また、本発明を適用することにより、コレステリック液晶表示パネル1を駆動する液晶駆動回路およびバッテリーなどの電源供給部の小型化および低電圧駆動が実現されるので、本発明を適用した液晶駆動回路41を備える液晶表示装置は、
- 20 例えば、PDA、時計、ICカードなどの、小型の情報処理装置に用いられる表示装置として用いることができる。

次に、図12のフローチャートを参照して、本発明を適用した液晶表示装置の液晶駆動回路41の処理について説明する。

- ステップS1において、コントローラ51は、スイッチ55を制御し、ロウドライバ53に供給するGND_rをGND、すなわち、0Vとする。
- 25

ステップS2において、コントローラ51は、スイッチ54を制御し、コラムドライバ52に供給するGND_cをGND、すなわち、0Vとする。

ステップS 3において、コントローラ5 1は、ロウドライバ5 3を制御し、ロウドライバ5 3の出力電圧を、 GND_r とする。

ステップS 4において、コントローラ5 1は、コラムドライバ5 2を制御し、コラムドライバ5 2の出力電圧を、 GND_c とする。

- 5 ステップS 1乃至ステップS 4の処理により、コレステリック液晶パネルの全ての画素位置に対応する透明コラム電極1 2および透明ロウ電極1 5には、0 Vが供給されるので、全ての画素間電極の電位差は、0 Vである。

- 10 ステップS 5において、コントローラ5 1は、スイッチ5 5を制御し、ロウドライバ5 3に供給する GND_r を、所定のパルス幅に対応する時間だけ、 GND から($V_1 + V_2$)に切り替える。

ステップS 6において、コントローラ5 1は、スイッチ5 4を制御し、コラムドライバ5 2に供給する GND_c を、所定のパルス幅に対応する時間だけ、 GND から($-V_1 - V_2$)に切り替える。

- 15 ステップS 5およびステップS 6の処理により、コレステリック液晶パネル1の全ての画素電極（透明コラム電極1 2と透明ロウ電極1 5の全ての交点）において、 $V_1 + V_2$ の両極性パルス電圧が印加されるので、電圧印加前に保持されていた情報はリセットされる。

- 20 ステップS 7において、コントローラ5 1は、スイッチ5 4およびスイッチ5 5を制御し、ロウドライバ5 3に供給する GND_r およびコラムドライバ5 2に供給する GND_c を GND とする。

ステップS 7の処理により、コレステリック液晶パネル1の全ての画素位置に対応する透明コラム電極1 2および透明ロウ電極1 5には、再び、0 Vが供給されるので、全ての画素間電極の電位差は、再度、0 Vとなる。

- 25 ステップS 8において、コントローラ5 1は、ロウドライバ5 3を制御して、ロウ電極に選択電圧 V_3 を走査印加させるとともに、コラムドライバ5 2を制御して、コラム電極に逆極性の両極性パルス $-V_4$ を、選択的に印加させて、コレステリック液晶パネルを駆動し、情報を表示させて、処理が終了される。

例えば、図 10 を用いて後述する所定のタイミングで、コラムドライバ 52 から、コレステリック液晶パネル 1 の透明コラム電極 12 のコラム電極 Y1 乃至 Y_n に電圧が印加され、ロウドライバ 53 から、透明ロウ電極 15 のロウ電極 X1 乃至 X_m に電圧が印加された場合、画素 (X1, Y1) 乃至 (X3, Y3) に対応するそれぞれの画素電極には、図 11 に示される両極性パルス電圧が印加される。したがって、コレステリック液晶パネル 1 の 3 × 3 の 9 画素には、全プレーナリセットされた後、図 6 に示されるように、(X1, Y1) (X1, Y2) (X2, Y2) (X2, Y3) (X3, Y2) (X3, Y3) の 6 画素が黒で表示され、他の画素が特定波長色で表示される。

- 10 このような処理により、一度表示させた情報を、電源供給することなく保持することが可能なコレステリック液晶を利用した液晶表示装置において、全ての画素電極間のコレステリック液晶をプレーナ状態として全プレーナリセットするために必要な電極間電位差を、ロウドライバ 53 およびコラムドライバ 52 に供給される GND_r および GND_c の電圧値を切り替えることにより発生させることができる。GND_r および GND_c の電圧値を切り替えるためには、例えば、FET など構成されるスイッチ 54 およびスイッチ 55 を用いるようにすることができる。

- 20 なお、ここでは、2 色表示を行う場合について説明したが、本発明は、コレステリック液晶を利用した液晶表示装置において多色表示を行う場合にも適用可能であることは言うまでもない。

- 25 全白リセット後の情報の表示においては、従来のコレステリック液晶を利用した液晶表示装置と同様の方法を用いるので、ロウドライバ 53 およびコラムドライバ 52 に求められる耐圧は、コレステリック液晶をフォーカルコニック状態にするために必要な画素電極間の電圧によって決まる。すなわち、本発明を適用した液晶駆動回路 41 を備える液晶表示装置においては、ロウドライバ 53 およびコラムドライバ 52 に求められる耐圧を、従来における場合のほぼ半分とすることが可能となる。

したがって、本発明を適用した液晶駆動回路 4 1 を備える液晶表示装置によれば、ドライバの耐圧を低く抑えつつ、任意の画素を特定波長色から黒に反転することができ、コレステリック液晶表示パネル 1 を駆動する液晶駆動回路の小型化および低コスト化を実現することができる。

- 5 上述した一連の処理は、ソフトウェアにより実行することもできる。そのソフトウェアは、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。
- 10 この記録媒体は、図 9 に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク 6 1 (フレキシブルディスクを含む)、光ディスク 6 2 (CD-ROM (Compact Disk-Read Only Memory), DVD (Digital Versatile Disk) を含む)、光磁気ディスク 6 3 (MD (Mini-Disk) (商標) を含む)、もしくは半導体メモリ 6 4 などよりなるパッケージメディアなどにより構成される。
- 15

産業上の利用可能性

- このように、本発明によれば、液晶表示素子を用いた表示装置に情報を表示することができる。特に、コレステリック液晶を備える表示部の表示のリセットおよび情報の書き込みを、低い駆動電圧で行うことができる。
- 20

また、他の本発明によれば、液晶表示素子を駆動することができる他、コレステリック液晶を低電圧で駆動することができる。

請求の範囲

1. 第1の電極および第2の電極に電圧を印加することにより、コレステリック液晶の状態を変化させて情報を表示する表示手段を備えた表示装置において、
前記第1の電極に電圧を印加する第1の駆動手段と、
5 前記第2の電極に電圧を印加する第2の駆動手段と、
前記第1の駆動手段および前記第2の駆動手段の動作、並びに、前記第1の駆動手段に供給される第1の基準電圧の電圧値および前記第2の駆動手段に供給される第2の基準電圧の電圧値を制御する制御手段と
を備え、

10 前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記第1の駆動手段が前記第1の基準電圧を前記第1の電極に印加し、前記第2の駆動手段が前記第2の基準電圧を前記第2の電極に印加するように前記第1の駆動手段および前記第2の駆動手段の動作を制御するとともに、前記コレステリック液晶がプレーナ状態を得ることができるように、前記第1の基準電圧および前記第
15 2の基準電圧の電圧値を制御する
ことを特徴とする表示装置。

2. 前記第1の駆動手段は、前記第1の基準電圧とは異なる電圧値の第1の駆動電圧の供給を受け、

前記第2の駆動手段は、前記第1の基準電圧とは異なる電圧値の第2の駆動電
20 圧の供給を受け

前記制御手段は、前記コレステリック液晶をフォーカルコニック状態とする場合、前記第1の駆動手段が前記第1の駆動電圧を前記第1の電極に印加し、前記第2の駆動手段が前記第2の駆動電圧を前記第2の電極に印加するように前記第1の駆動手段および前記第2の駆動手段の動作を制御する
25 ことを特徴とする請求の範囲第1項に記載の表示装置。

3. 前記第1の駆動手段に供給される前記第1の基準電圧の電圧値を、第1の電圧値と0Vとで選択的に切り替える第1の切り替え手段と、

前記第 2 の駆動手段に供給される前記第 2 の基準電圧の電圧値を、第 2 の電圧値と 0 V とで選択的に切り替える第 2 の切り替え手段と

を更に備え、

前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記第 5 1 の駆動手段が前記第 1 の基準電圧を前記第 1 の電極に印加し、前記第 2 の駆動手段が前記第 2 の基準電圧を前記第 2 の電極に印加するように前記第 1 の駆動手段および前記第 2 の駆動手段の動作を制御するとともに、前記第 1 の駆動手段に供給される前記第 1 の基準電圧の電圧値が前記第 1 の電圧値となり、かつ、前記第 2 の駆動手段に供給される前記第 2 の基準電圧の電圧値が前記第 2 の電圧値となるように、第 1 の切り替え手段および前記第 2 の切り替え手段を更に制御すること

10 ことを特徴とする請求の範囲第 1 項に記載の表示装置。

4. 前記表示手段は、前記プレーナ状態において異なる波長帯域の光を反射する複数の前記コレステリック液晶を備える

ことを特徴とする請求の範囲第 1 項に記載の表示装置。

15 5. 第 1 の電極および第 2 の電極に電圧を印加することにより、コレステリック液晶に情報を表示する表示部を備える表示装置の表示方法において、

前記第 1 の電極に第 1 の基準電圧を印加する第 1 の基準電圧印加ステップと、

前記第 2 の電極に第 2 の基準電圧を印加する第 2 の基準電圧印加ステップと、

前記第 1 の基準電圧の電圧値を制御する第 1 の基準電圧制御ステップと、

20 前記第 2 の基準電圧の電圧値を制御する第 2 の基準電圧制御ステップと、

前記第 1 の電極および前記第 2 の電極に、前記第 1 の基準電圧および前記第 2 の基準電圧とは異なる第 1 の駆動電圧および第 2 の駆動電圧を印加することにより、前記表示部への前記情報の表示を制御する表示制御ステップと

を含むことを特徴とする表示方法。

25 6. コレステリック液晶により構成される液晶表示素子を駆動する液晶駆動回路において、

前記液晶表示素子の第 1 の電極に電圧を印加する第 1 の駆動手段と、

前記液晶表示素子の第 2 の電極に電圧を印加する第 2 の駆動手段と、

前記第 1 の駆動手段および前記第 2 の駆動手段の動作、並びに、前記第 1 の駆動手段に供給される第 1 の基準電圧の電圧値および前記第 2 の駆動手段に供給される第 2 の基準電圧の電圧値を制御する制御手段と

5 を備え、

前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記第 1 の駆動手段が前記第 1 の基準電圧を前記第 1 の電極に印加し、前記第 2 の駆動手段が前記第 2 の基準電圧を前記第 2 の電極に印加するように前記第 1 の駆動手段および前記第 2 の駆動手段の動作を制御するとともに、前記コレステリック液晶がプレーナ状態を得ることができるように、前記第 1 の基準電圧および前記第 2 の基準電圧の電圧値を制御する

ことを特徴とする液晶駆動回路。

7. 第 1 の電極および第 2 の電極に電圧を印加することにより、コレステリック液晶により構成される液晶表示素子を駆動する液晶駆動回路の液晶駆動方法において、

前記第 1 の電極に第 1 の基準電圧を印加する第 1 の基準電圧印加ステップと、
前記第 2 の電極に第 2 の基準電圧を印加する第 2 の基準電圧印加ステップと、
前記第 1 の基準電圧の電圧値を制御する第 1 の基準電圧制御ステップと、
前記第 2 の基準電圧の電圧値を制御する第 2 の基準電圧制御ステップと、

20 前記第 1 の電極および前記第 2 の電極への、前記第 1 の基準電圧および前記第 2 の基準電圧とは異なる第 1 の駆動電圧および第 2 の駆動電圧の印加を制御する駆動電圧印加制御ステップと

を含むことを特徴とする液晶駆動方法。

補正書の請求の範囲

[2004年5月18日 (18. 05. 04) 国際事務局受理：出願当初の請求の範囲
3及び4は取り下げられた；出願当初の請求の範囲1, 2及び5-7は
補正された；新しい請求の範囲8-10が加えられた。(5頁)]

請求の範囲

1. (補正後) ロウ電極およびコラム電極に電圧を印加することにより、コレステリック液晶の状態を変化させて情報を表示する表示手段と、

前記ロウ電極に電圧を印加するロウドライバと、

5 前記コラム電極に電圧を印加するコラムドライバと、

前記ロウドライバに供給される第1の基準電圧を、値V1と値V2とを加算した電圧値である第1の電圧と、0Vとで選択的に切り替えるロウドライバ基準電圧切り替え手段と、

10 前記コラムドライバに供給される第2の基準電圧を、前記第1の電圧の逆極性である第2の電圧と、0Vとで選択的に切り替えるコラムドライバ基準電圧切り替え手段と、

前記ロウドライバおよび前記コラムドライバの動作、並びに、前記ロウドライバ基準電圧切り替え手段および前記コラムドライバ基準電圧切り替え手段を制御する制御手段と

15 を備え、

前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記ロウドライバ基準電圧切り替え手段を制御して、前記第1の基準電圧を前記第1の電圧とした後、前記コラムドライバ基準電圧切り替え手段を制御して、前記第2の基準電圧を前記第2の電圧とするとともに、

20 前記ロウ電極および前記コラム電極に駆動電圧を印加しないように、前記ロウドライバおよび前記コラムドライバを制御する

ことを特徴とする表示装置。

2. (補正後) 前記ロウドライバは、値V3と等しい絶対値の電圧値である第1の両極性駆動電圧の供給を受け、

25 前記コラムドライバは、値V4と等しい絶対値の電圧値である第2の両極性駆動電圧の供給を受け、

前記第1の両極性駆動電圧および前記第2の両極性駆動電圧は、値V3と値V

4 とを加算した値が、値 V_1 と値 V_2 とを加算した値の略 $1/2$ となる電圧値であり、

前記制御手段は、前記コレステリック液晶をフォーカルコニック状態とする場合、前記ロウドライバを制御して、前記ロウ電極に前記第 1 の両極性駆動電圧を
5 順次走査印加させ、前記コラムドライバを制御して、前記コラム電極に、前記ロウ電極に走査印加された前記第 1 の両極性駆動電圧とは逆極性の前記第 2 の両極性駆動電圧を選択的に印加させる

ことを特徴とする請求の範囲第 1 項に記載の表示装置。

3. (削除)

10 4. (削除)

5. (補正後) ロウ電極およびコラム電極に電圧を印加することにより、コレステリック液晶に情報を表示する表示部を備える表示装置の表示方法において、
前記ロウ電極に第 1 の基準電圧 0 V を印加する第 1 の基準電圧印加ステップと、
前記コラム電極に前記第 1 の基準電圧 0 V を印加する第 2 の基準電圧印加ステ
15 ップと、

前記ロウ電極に印加する基準電圧を制御して、前記第 1 の基準電圧 0 V から値 V_1 と値 V_2 とを加算した電圧値である第 2 の基準電圧に切り替える第 1 の基準電圧制御ステップと、

前記コラム電極に印加する基準電圧を制御して、前記第 1 の基準電圧 0 V から
20 第 2 の基準電圧と逆極性である第 3 の基準電圧に切り替える第 2 の基準電圧制御ステップと、

前記ロウ電極に、値 V_3 と等しい絶対値の電圧値である第 1 の両極性駆動電圧を順次走査印加させ、前記コラム電極に、前記ロウ電極に走査印加された前記第 1 の両極性駆動電圧とは逆極性の値 V_4 と等しい絶対値の電圧値である第 2 の両
25 極性駆動電圧を選択的に印加させることにより、前記表示部への前記情報の表示を制御する表示制御ステップと

を含むことを特徴とする表示方法。

6. (補正後) コレステリック液晶により構成される液晶表示素子を駆動する液晶駆動回路において、

前記液晶表示素子のロウ電極に電圧を印加するロウドライバと、

前記液晶表示素子のコラム電極に電圧を印加するコラムドライバと、

- 5 前記ロウドライバに供給される第1の基準電圧を、値V1と値V2とを加算した電圧値である第1の電圧と、0Vとで選択的に切り替えるロウドライバ基準電圧切り替え手段と、

前記コラムドライバに供給される第2の基準電圧を、前記第1の電圧の逆極性である第2の電圧と、0Vとで選択的に切り替えるコラムドライバ基準電圧切り

- 10 替え手段と、

前記ロウドライバおよび前記コラムドライバの動作、並びに、前記ロウドライバ基準電圧切り替え手段および前記コラムドライバ基準電圧切り替え手段を制御する制御手段と

を備え、

- 15 前記制御手段は、前記コレステリック液晶をプレーナ状態とする場合、前記ロウドライバ基準電圧切り替え手段を制御して、前記第1の基準電圧を前記第1の電圧とした後、前記コラムドライバ基準電圧切り替え手段を制御して、前記第2の基準電圧を前記第2の電圧とするとともに、

- 20 前記ロウ電極および前記コラム電極に駆動電圧を印加しないように、前記ロウドライバおよび前記コラムドライバを制御する

ことを特徴とする液晶駆動回路。

7. (補正後) ロウ電極およびコラム電極に電圧を印加することにより、コレステリック液晶により構成される液晶表示素子を駆動する液晶駆動回路の液晶駆動方法において、

- 25 前記ロウ電極に第1の基準電圧0Vを印加する第1の基準電圧印加ステップと、
前記コラム電極に前記第1の基準電圧0Vを印加する第2の基準電圧印加ステップと、

前記ロウ電極に印加する基準電圧を制御して、前記第 1 の基準電圧 0 V から値 V 1 と値 V 2 とを加算した電圧値である第 2 の基準電圧に切り替える第 1 の基準電圧制御ステップと、

5 前記コラム電極に印加する基準電圧を制御して、前記第 1 の基準電圧 0 V から第 2 の基準電圧と逆極性である第 3 の基準電圧に切り替える第 2 の基準電圧制御ステップと、

前記ロウ電極への、値 V 3 と等しい絶対値の電圧値である第 1 の両極性駆動電圧の順次走査印加を制御し、前記コラム電極への、前記ロウ電極に走査印加された前記第 1 の両極性駆動電圧とは逆極性の値 V 4 と等しい絶対値の電圧値である
10 第 2 の両極性駆動電圧の選択的な印加を制御する駆動電圧印加制御ステップとを含むことを特徴とする液晶駆動方法。

8. (追加) 前記第 1 の両極性駆動電圧および前記第 2 の両極性駆動電圧は、値 V 3 と値 V 4 とを加算した値が、値 V 1 と値 V 2 とを加算した値の略 $1/2$ となる電圧値である

15 ことを特徴とする請求の範囲第 5 項に記載の表示方法。

9. (追加) 前記ロウドライバは、値 V 3 と等しい絶対値の電圧値である第 1 の両極性駆動電圧の供給を受け、

前記コラムドライバは、値 V 4 と等しい絶対値の電圧値である第 2 の両極性駆動電圧の供給を受け、

20 前記第 1 の両極性駆動電圧および前記第 2 の両極性駆動電圧は、値 V 3 と値 V 4 とを加算した値が、値 V 1 と値 V 2 とを加算した値の略 $1/2$ となる電圧値であり、

前記制御手段は、前記コレステリック液晶をフォーカルコニック状態とする場合、前記ロウドライバを制御して、前記ロウ電極に前記第 1 の両極性駆動電圧を
25 順次走査印加させ、前記コラムドライバを制御して、前記コラム電極に、前記ロウ電極に走査印加された前記第 1 の両極性駆動電圧とは逆極性の前記第 2 の両極性駆動電圧を選択的に印加させる

ことを特徴とする請求の範囲第 6 項に記載の表示方法。

10. (追加) 前記第 1 の両極性駆動電圧および前記第 2 の両極性駆動電圧は、値 V 3 と値 V 4 とを加算した値が、値 V 1 と値 V 2 とを加算した値の略 1 / 2 となる電圧値である

5 ことを特徴とする範囲第 7 項に記載の液晶駆動方法。

条約 19 条に基づく説明書

請求の範囲第 1 項、第 5 項、第 6 項、および、第 7 項は、コレステリック液晶をプレーナ状態とする場合、ロウドライバの基準電圧を、値 V_1 と値 V_2 とを加算した電圧値である第 1 の電圧とした後、コラムドライバの基準電圧を、第 1 の電圧値の逆極性である第 2 の電圧とするとともに、ロウ電極およびコラム電極に駆動電圧を印加しないことを明確にした。

本発明は、コレステリック液晶の表示のリセットおよび情報の書き込みを、低い駆動電圧で行うことができるようにするものである。

図 1

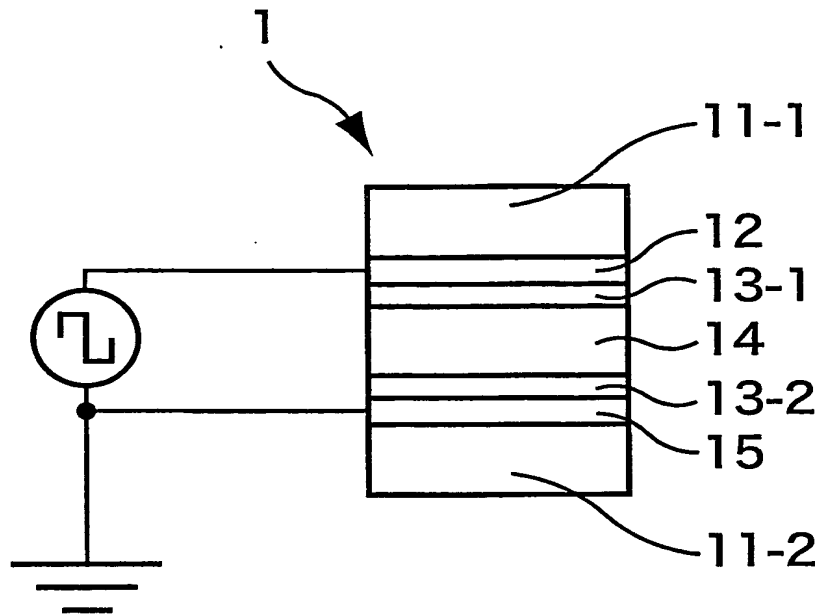
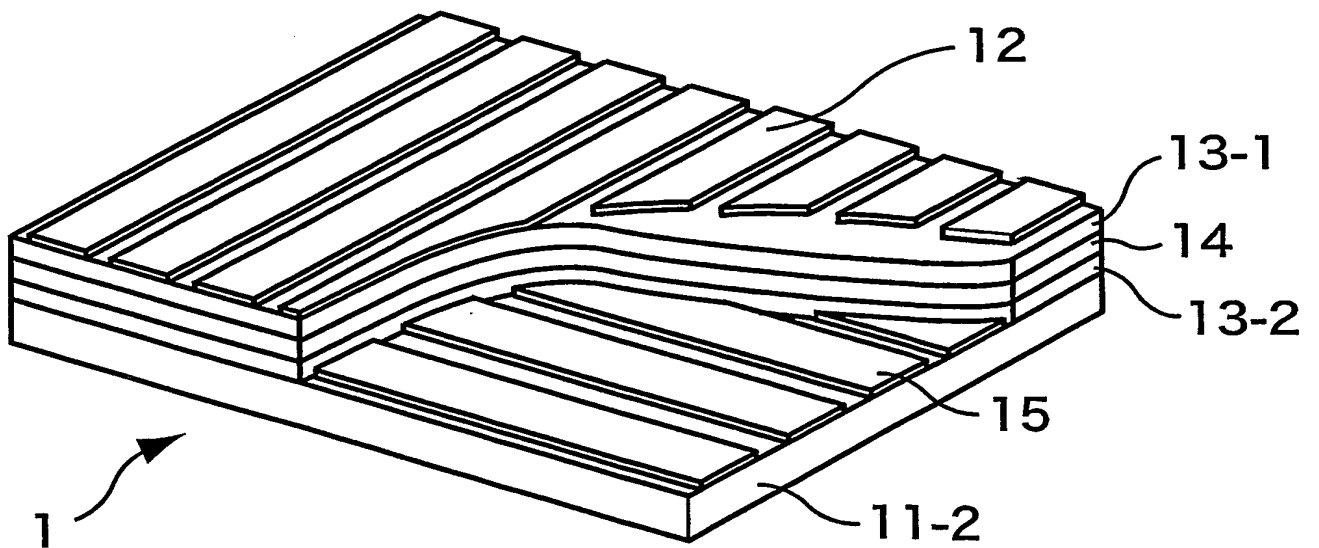


図 2



U.S. PATENT AND TRADEMARK OFFICE

THIS PAGE BLANK (USPTO)

図 3

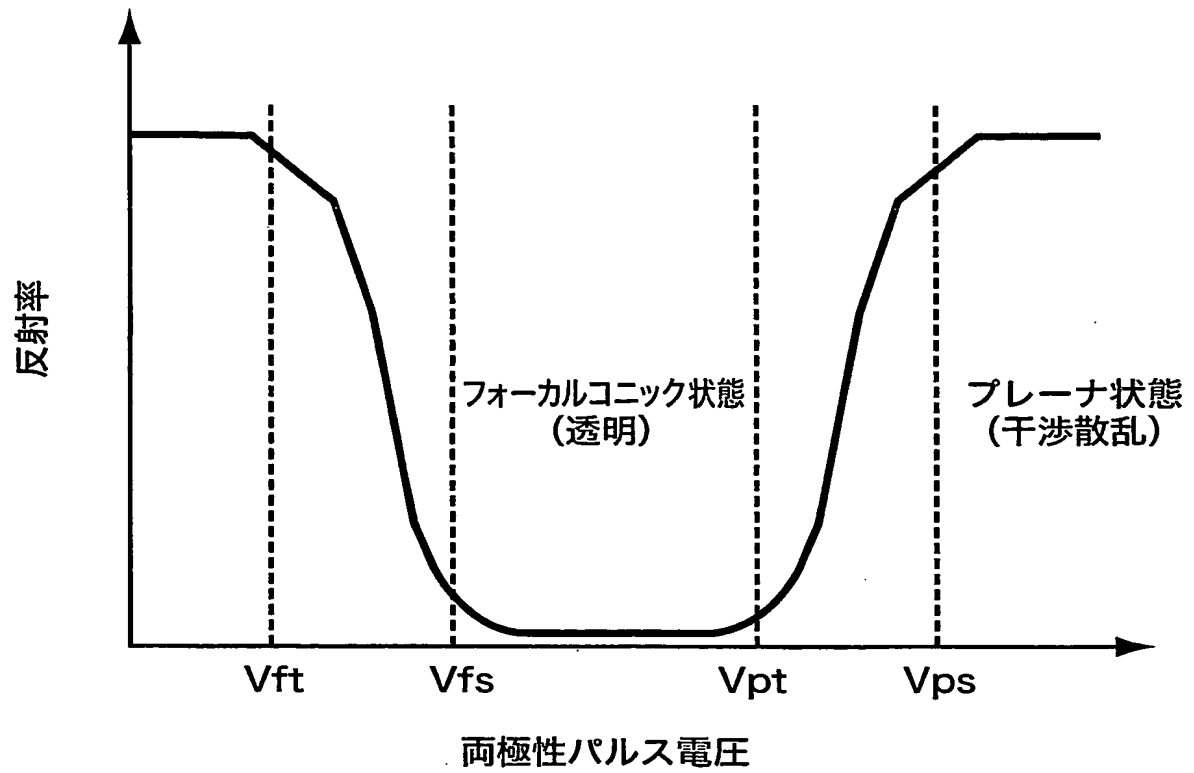
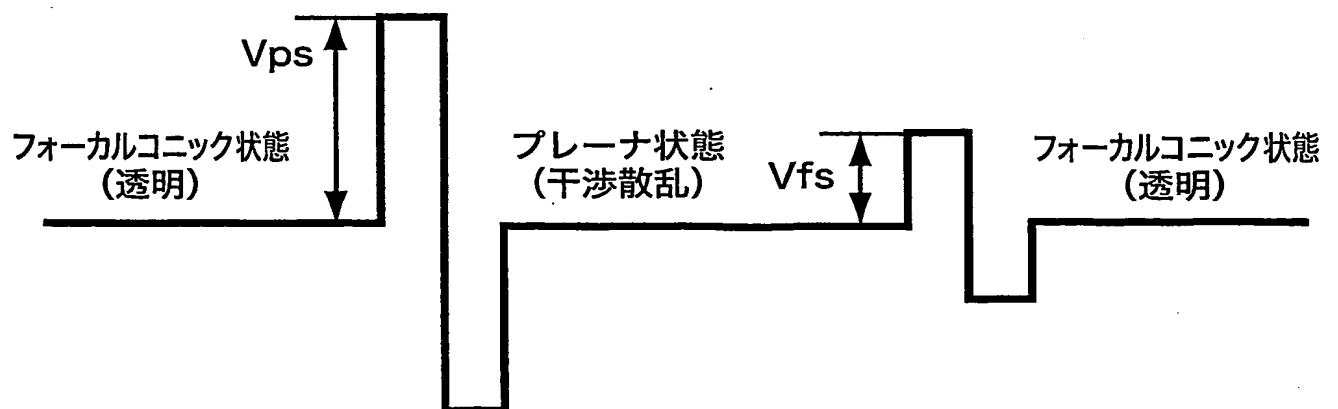


図 4



10/13/2009 13 JUL 2009

THIS PAGE BLANK (USPTO)

図 5

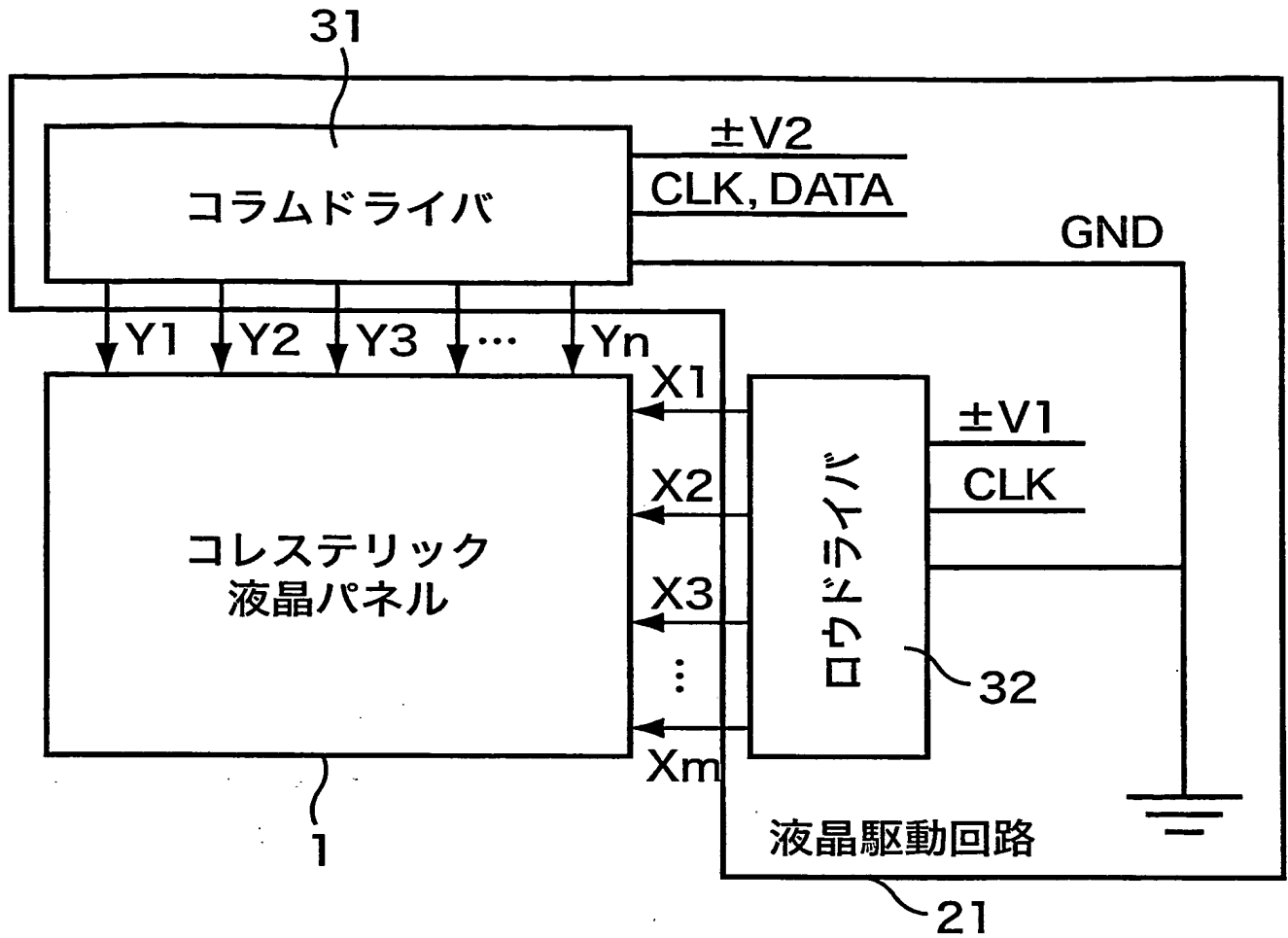
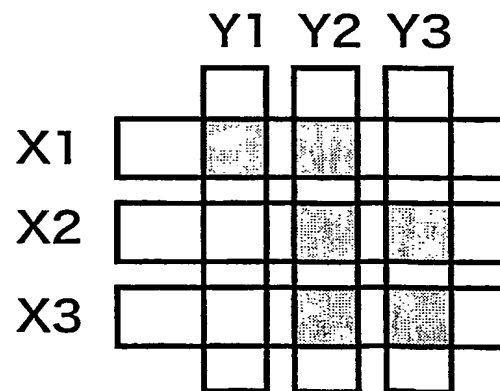


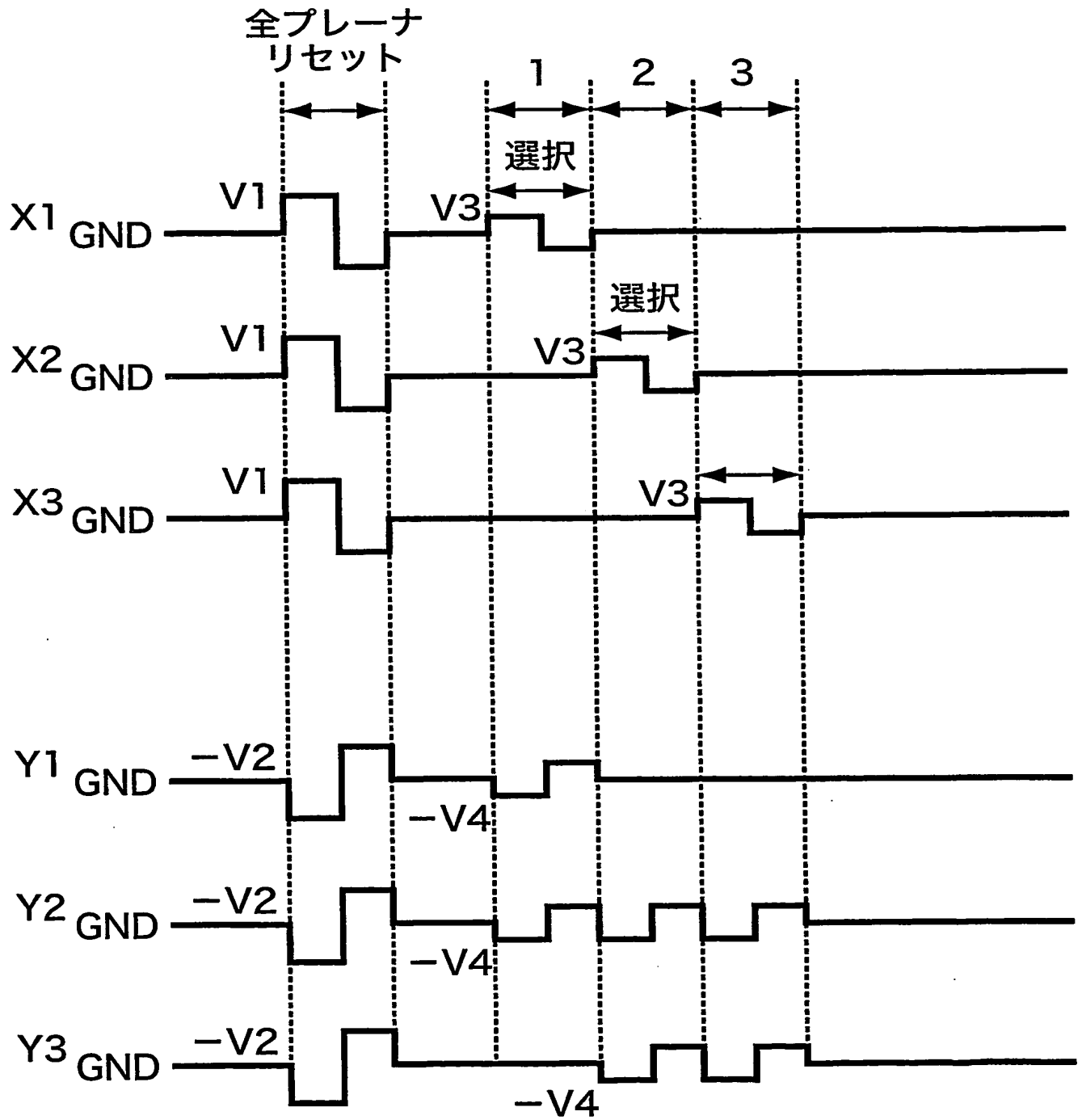
図 6



JC14 Rec'd PCT/PTO 13 JUL 2005

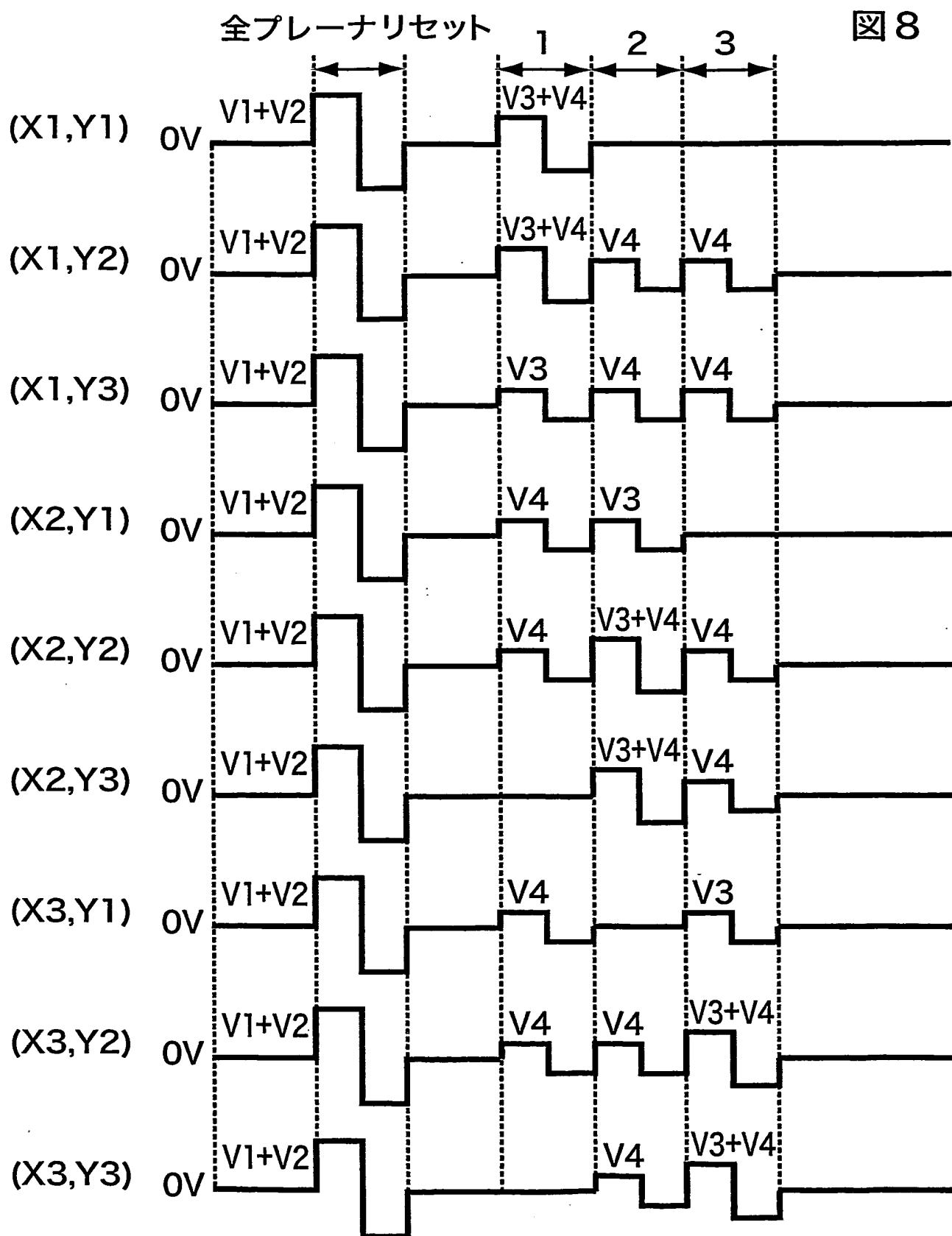
THIS PAGE BLANK (USPTO)

図 7



11/11/2011 10:11:23E

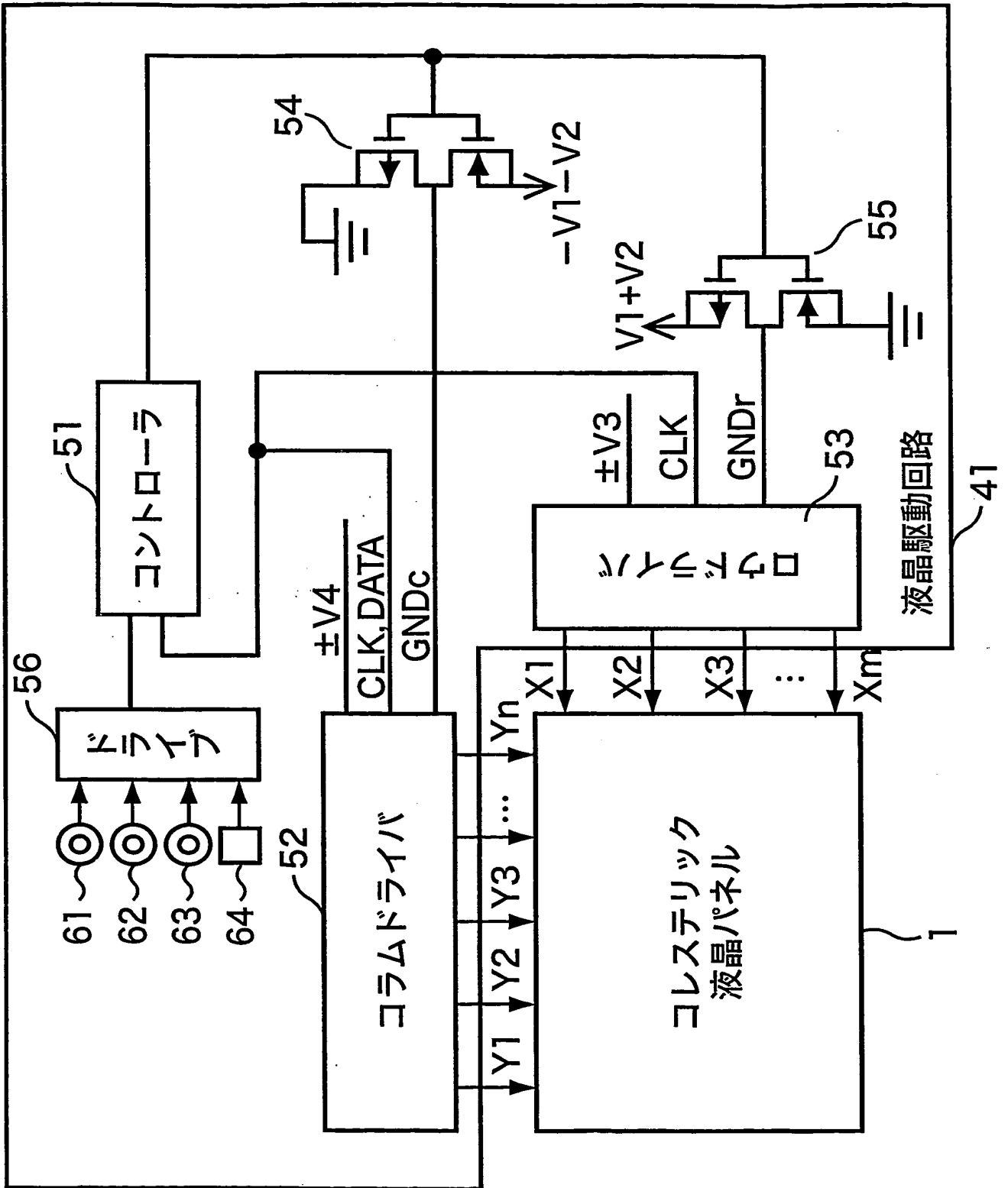
THIS PAGE BLANK (USPTO)



RECEIVED 13 JUL 2005

THIS PAGE BLANK (USPTO)

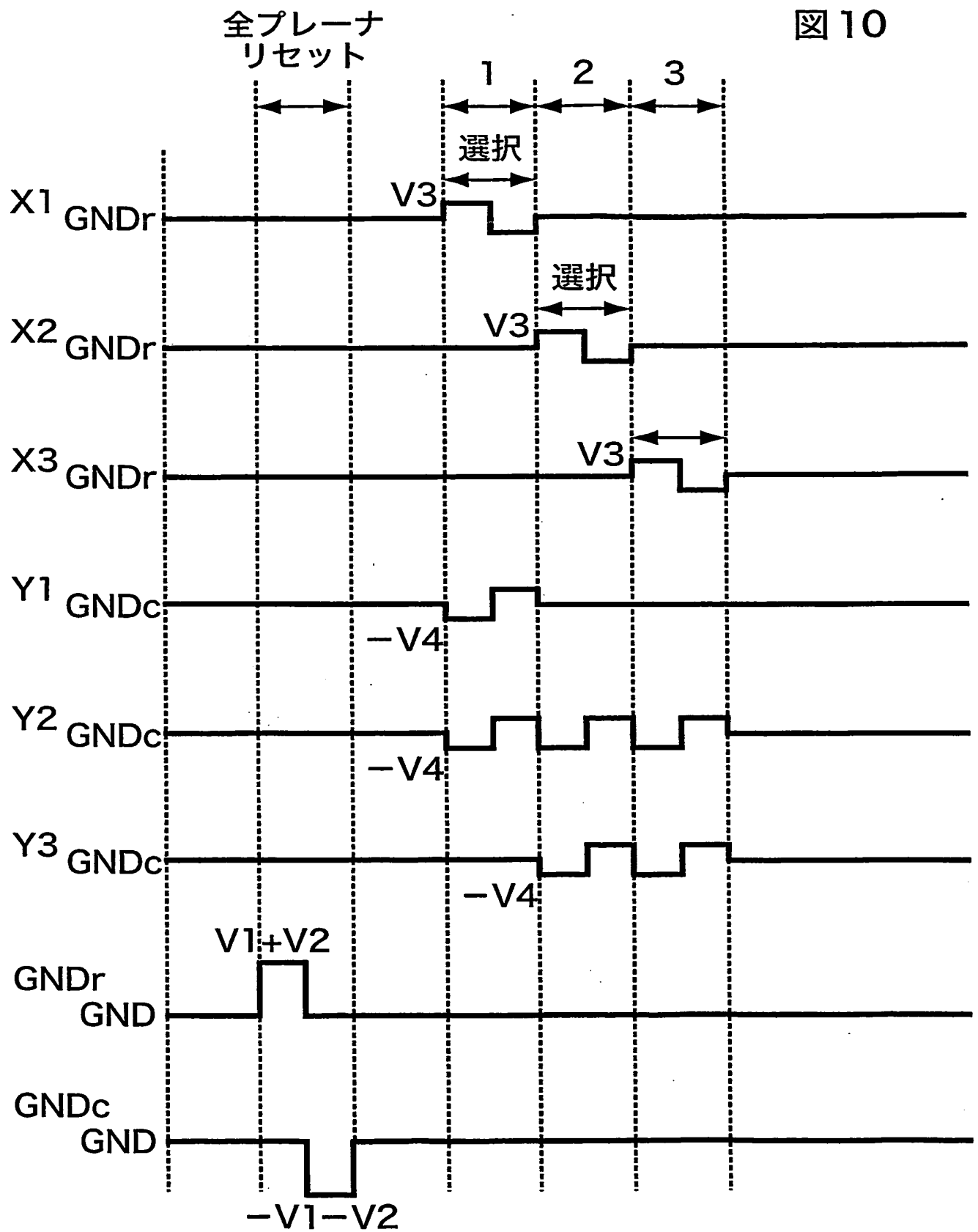
図 9



JC14 Rec'd PCT/PTO 13 JUL 2005

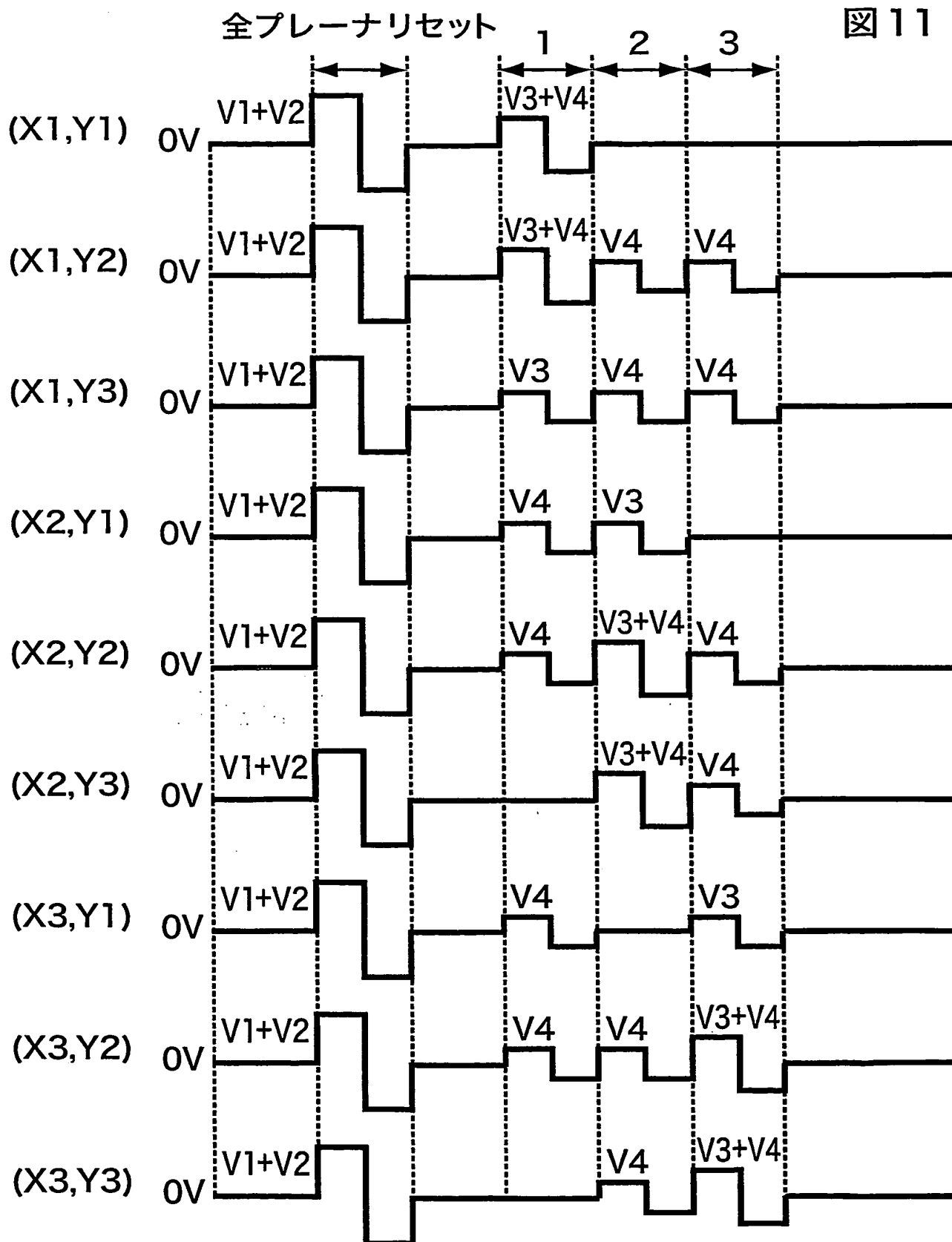
THIS PAGE BLANK (USPTO)

図 10



RECEIVED 18 JUL 2003

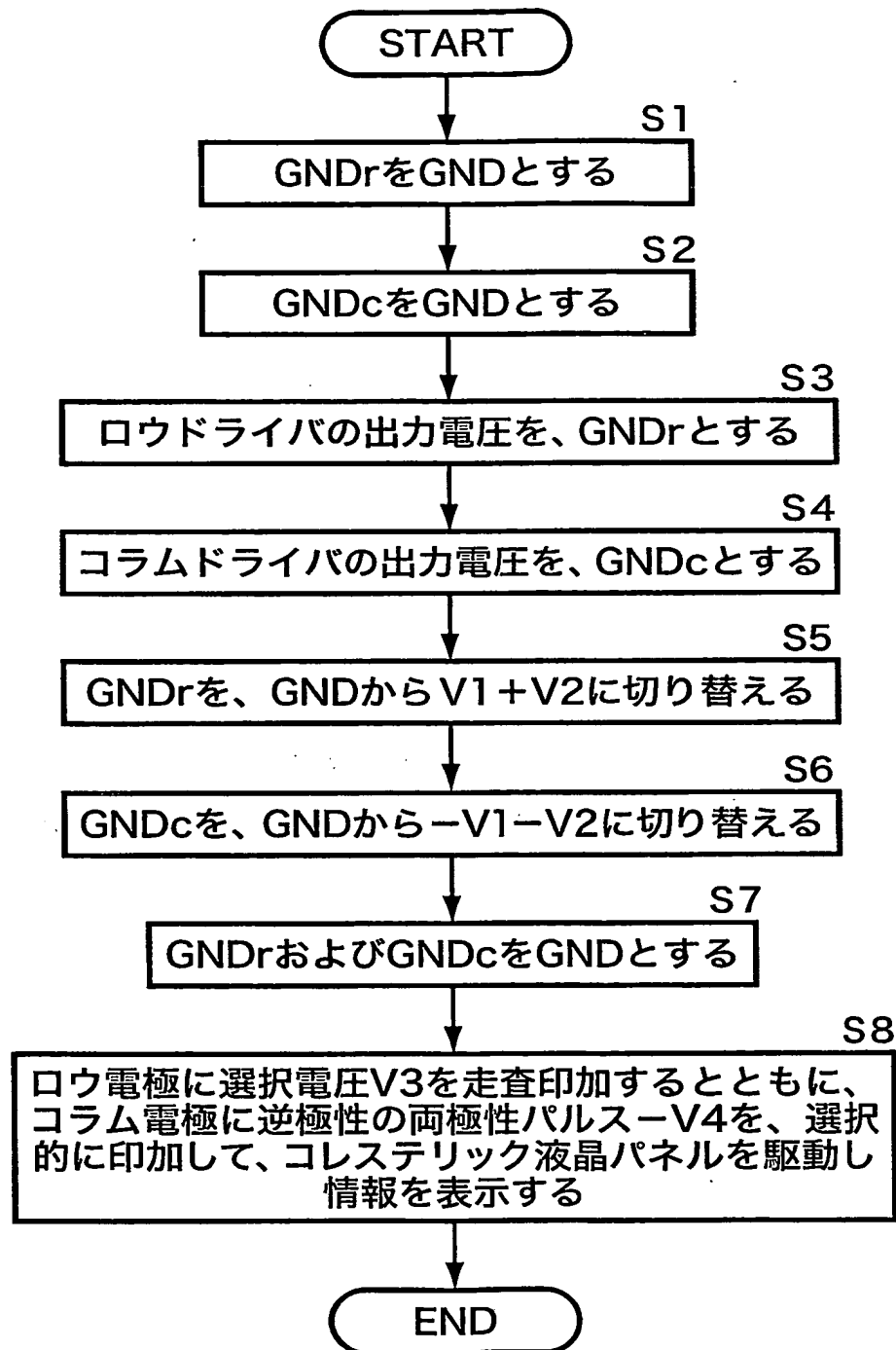
THIS PAGE BLANK (USPTO)



RECEIVED 13 JUL 2005

THIS PAGE BLANK (USPTO)

図 12



JC14 Rec'd PCT/PTO 13 JUL 2005

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/000482

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G02F1/133, G09G3/36, G09G3/20

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02F1/133, G09G3/36, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5748277 A (Kent State University), 05 May, 1998 (05.05.98), Full text; all drawings (in particular, Figs. 7, 10) & WO 98/50804 A & JP 2000-514932 A & US 6154190 A	1-7
X	JP 2001-42286 A (MINOLTA CO., LTD.), 16 February, 2001 (16.02.01), Full text; all drawings (in particular, Fig. 2), (Family: none)	1-7
X	JP 2001-100669 A (MINOLTA CO., LTD.), 13 April, 2001 (13.04.01), Full text; all drawings (in particular, Figs. 37, 39), (Family: none)	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
24 February, 2004 (24.02.04)

Date of mailing of the international search report
16 March, 2004 (16.03.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

JP2004/000482

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2001-24188 A (MINOLTA CO., LTD.), 27 September, 2001 (27.09.01), Full text; all drawings (in particular, Figs. 8, 9, 11, 12, 24, 25), & JP 2001-228459 A & JP 2001-337312 A	1-7
X	US 2002-15132 A (MINOLTA CO., LTD.), 07 February, 2002 (07.02.02), Full text; all drawings (in particular, Figs. 8, 9, 11, 12), & JP 2001-329265 A	1-7

A. 発明の属する分野 (国際特許分類 (IPC))

Int. Cl⁷ G02F1/133, G09G3/36, G09G3/20

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G02F1/133, G09G3/36, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2004年
 日本国登録実用新案公報 1994-2004年
 日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	US 5748277 A (Kent State University) 1998.05.05 全文, 全図 (特にFig. 7、10) & WO 98/50804 A & JP 2000-514932 A & US 6154190 A	1-7
X	JP 2001-42286 A (ミノルタ株式会社) 2001.02.16 全文, 全図 (特に図2) (ファミリーなし)	1-7

☒ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日

24.02.04

国際調査報告の発送日

16.3.2004

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

山口 裕之

2X

2913

電話番号 03-3581-1101 内線 3293

C (続き) . 関連すると認められ

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2001-100669 A (ミノルタ株式会社) 2001.04.13 全文, 全図 (特に図37、39) (ファミリーなし)	1-7
X	US 2001-24188 A (MINOLTA CO., LTD.) 2001.09.27 全文, 全図 (特にFig. 8、9、11、12、24、25) & J P 2001-228459 A & J P 2001-337312 A	1-7
X	US 2002-15132 A (Minolta Co., Ltd.) 2002.02.07 全文, 全図 (特にFig. 8、9、11、12) & J P 2001-329265 A	1-7

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant:

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)